



芯海科技

CHIPSEA

股票代码:688595

CDS8711

数据手册

V1.2 版本

涉密等级：公开



芯海科技(深圳)股份有限公司

www.chipsea.com

+86-0755-8616 9257

sales@chipsea.com

518000

版本历史

历史版本	修改内容	时间
V1.0	第一版正式版本	2021-07-26
V1.1	1、更新芯片结温和环境工作温度信息； 2、更新 I2C 接口/PWM 输出内容描述。	2021-09-15
V1.2	1、更新文档封面； 2、删除功能描述，详细见用户手册 3、上电复位时序图修正。	2021-11-11

芯海科技CHIPSEA

目 录

版本历史.....	2
1. 介绍.....	4
2. 产品描述.....	4
2.1. 主要特性.....	4
2.2. 功能框图.....	7
2.3. 系列产品差异.....	8
2.4. 引脚图和描述.....	9
3. 电气特性.....	11
3.1. 说明.....	11
3.2. 绝对值.....	11
3.3. 通用工作条件.....	11
3.4. ESD 特性.....	12
3.5. IO 特性.....	12
3.6. 时钟特性.....	13
3.7. I2C 时序特性.....	13
3.8. 功耗特性.....	14
3.9. 复位特性.....	15
3.10. 低功耗模式唤醒特性.....	16
3.11. AFE 特性.....	17
4. 典型应用电路.....	20
5. 封装信息.....	21
5.1. QFN32.....	21
6. 订货信息.....	22
7. 勘误表.....	22

1. 介绍

CDS8711 是一款面向调理应用的信号调节器，用于工业和过程控制。CDS8711 通过 18 个模拟前端通道选择输入，对其输入信号进行最高 1024 倍增益放大和数字化调节。CDS8711 通过片上 ARM Cortex M0 处理器中用户可编程软件，执行用户定义的补偿算法。经调节的信号可以通过 PWM 的形式输出。该器件还可以通过 UART、IIC 和 GPIO 端口访问数据和配置寄存器。

CDS8711 包含一个模拟多路通道选择器 (MUX)，一个可编程增益放大器 (PGA)，一个 14 位 SAR ADC，一个温度传感器 (TS)。嵌入 64K 字节 FLASH，包括 60K 字节程序空间 (APROM)，数据 FLASH 大小可配置(与程序 FLASH 共享)，4K 字节启动程序空间(LDROM)，24K 字节 SRAM，最高工作频率 24MHz。包含 1 个 I2C 模块，1 个 UART 模块，3 个定时器模块，2 个看门狗模块等。

另外，CDS8711 系列还配备 ISP (In-System Programming) 和 ICP (In-Circuit Programming) 功能，让用户可以升级固件而不必将芯片从板子上取下。

2. 产品描述

2.1. 主要特性

- 模拟前端(AFE)
 - 14 位 SAR ADC，典型速率 250KSPS，最快支持 375KSPS
 - 内置温度传感器
 - 支持外部输入引脚自由组合做为 SAR ADC 差分或单端输入通道
 - 最多支持 9 路外部差分输入通道，或 18 路外部单端输入通道
 - 支持 4 路内部输入通道(温度传感器、VDD/2 通道、VS/2、GND)
 - 提供一次最多 10 个任意外部通道+1 个内部输入通道转换
 - 支持 AINP 端上/下拉电阻，固定 5K
 - 支持传感器通断检测功能
 - 支持线性自校正
 - 支持 2~1024 倍可编程增益放大 (PGA)，所有通道共用一组增益配置
 - 支持 4 种操作模式
 - 单次转换模式：A/D 在指定单个通道完成一次转换
 - 单周期扫描模式：A/D 转换在所有指定通道（最多 10 个通道）完成一次转换
 - 有限周期扫描模式：A/D 转换在所有指定通道（最多 10 个通道）中，每个通道转换指定次数，并存储平均后码值，切换到下一个通道，可配置去掉最大最小值
 - 突发模式：A/D 转换在指定单个通道连续进行 8 次转换，并将结果顺序地存入通道数据寄存器
 - 可配置转换结束后系统从深度睡眠 1 模式进入深度睡眠 2 模式
- 内核
 - ARM Cortex M0 内核，最高 24MHz 工作频率
 - 单指令周期 32 位硬件乘法器
 - 支持串行调试接口 (SWD)
- 存储器
 - 60 K Bytes 程序存储空间 (APROM)
 - 4K Bytes 启动代码空间 (LDROM)
 - 12K Bytes 的 SRAM，带硬件奇偶校验
- 时钟模块
 - 内部 24MHz RC 振荡器 (HIRC)，典型情况下精度 ±1%

- 内部 2KHz RC 振荡器 (LIRC)，典型情况下精度±3%
- 支持时钟输出 (MCO) 功能，可选输出内部时钟，输出时钟可配置预分频
- 工作环境
 - VDD 电压: 2.0~5.5V (AFE 不工作)
 - VDD 电压: 2.4~5.5V (AFE 工作)
 - 工作温度范围: -40~85°C
- 电源管理
 - VS_CAP 输出，支持 2.0V、2.2V、2.6V、2.8V 多档配置，15mA 驱动
 - 支持外部通过 VS_CAP 输入外灌基准
 - VS0 输出，VS_CAP 通过内置开关引出 VS0，用于传感器供电，实现低功耗控制
- 通用输入输出(I/O)
 - 最多支持 10 个 PA 口，开漏输出，输入支持 1.8V-5.5V
 - 最多支持 4 个 PB 口，支持推挽和伪开漏输出，输入支持 VDD、1.8V
 - 施密特触发输入
- RST 复位引脚，高电平有效，输入带模拟滤波，滤波时间 10uS
- 3 个定时器
 - 1 个 24 位系统定时器
 - 1 个通用定时器 (TIM0)
 - 16 位计数器，16 位可编程预分频器
 - 输入捕获
 - 输出比较
 - PWM 生成 (边沿对齐模式)
 - 1 个基本定时器 (TIM1)
 - 24 位计数器，8 位可编程预分频器
 - 单脉冲模式
 - 周期模式
 - 连续计数模式
 - 可选择 LIRC 做定时器时钟源
- 2 个看门狗
 - 1 个精简独立看门狗 (IWDG_S)
 - 看门狗复位定时固定为 60S
 - 上电默认关闭，开启后软件无法关闭
 - 1 个窗看门狗 (WWDG)
- 中断和事件
 - 11 个可单独屏蔽的中断通道
 - 4 种优先级可选
 - 所有 PA/PB 口均可配置外部中断输入
- 1 路 UART 模块
 - 全双工异步通信
 - 数据字长可编程 (7/8/9bit)
 - 高位优先或低位优先顺序可配置
 - 停止位数 1bit 或 2bit 可配置
 - 支持单线半双工通信

- 最高支持 3Mbps 通信速率
- 1 路 I2C 从机
 - 支持从机和多主机模式
 - 支持标准模式 (100k bit/s)和快速模式 (高达 400k bit/s)
 - 支持深度睡眠下根据地址匹配唤醒 MCU
 - 支持 VDD、1.8V 通信
- 封装
 - QFN32 (4.0mm*4.0mm*0.75mm)

2.2. 功能框图

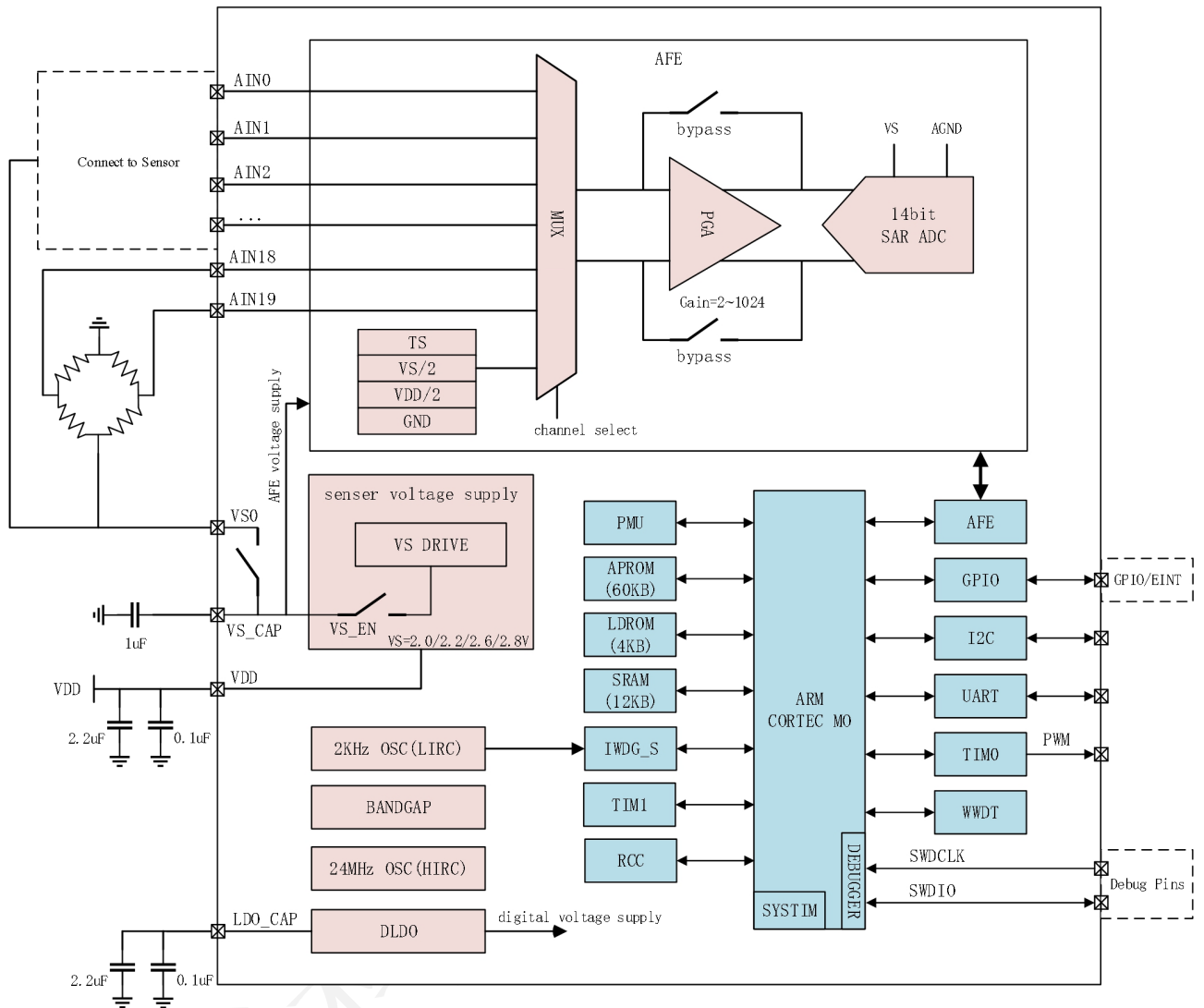


图 1 功能框图

2.3. 系列产品差异

功能模块	功能特性	CDS8710	CDS8711	CDS8712	
内核	最高主频	48MHz	24MHz	24MHz	
	系统定时器	√	√	√	
内存结构	APROM 空间	60KB	60KB	60KB	
	LDROM 空间	4KB	4KB	4KB	
	SRAM 空间	24KB	12KB	16KB	
GPIO	PA (开漏)	12 个	10 个	6 个	
	PB (推挽)	6 个	4 个	2 个	
电源管理	LDO	√	√	√	
	PVD	√	×	×	
	POR/PDR	√	√	√	
时钟	PLL (48M/24M)	√	×	×	
	8M HIRC	√	×	×	
	14M HIRC14	√	×	×	
	24M HIRC	×	√	√	
	2K LIRC	√	√	√	
CRC32	硬件 CRC32 模块	√	×	×	
HDIV	硬件除法模块	√	×	×	
通信接口	UART	√	×	×	
	UART2	×	√	√	
	I2C	√	√	√	
看门狗	WWDT	√	√	√	
	IWDG	√	×	×	
	IWDG_S	×	√	√	
定时器	TIM0	√	√	√	
	TIM1	√	√	√	
模拟前端	CS	√	×	(在 AFE2 集成)	
	AFE1	外部输入通道	36	18	-
		内部通道	VS/2、GND、TS	VS/2、GND、TS、 VDD/2	-
	AFE2	外部输入通道	-	-	12
内部通道		-	-	VS/2、GND、TS、 VDD/2	

注：√表示功能支持，×表示功能不支持，-表示不涉及

2.4. 引脚图和描述

2.4.1. QFN32

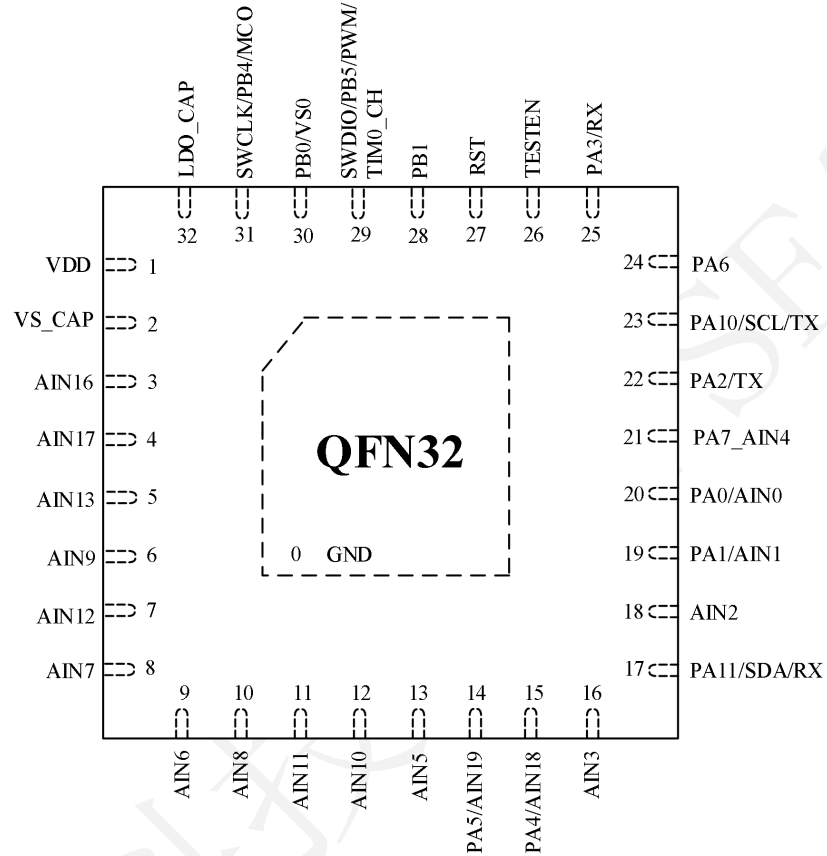


图2 QFN32 封装引脚图（顶视图）

2.4.2. 引脚描述

表 1 引脚描述

引脚编号	引脚名称 (第一功能/第二功能/..)	引脚类型	引脚描述
0	GND	P	电源地
1	VDD	P	电源
2	VS_CAP	AO	VS 电容引脚，接 1uF 电容。当使用外部基准时，通过该引脚输入，芯片内部 VS 使能需关闭
3	AIN16	AI	模拟输入通道 AIN16
4	AIN17	AI	模拟输入通道 AIN17
5	AIN13	AI	模拟输入通道 AIN13
6	AIN9	AI	模拟输入通道 AIN9
7	AIN12	AI	模拟输入通道 AIN12
8	AIN7	AI	模拟输入通道 AIN7
9	AIN6	AI	模拟输入通道 AIN6
10	AIN8	AI	模拟输入通道 AIN8
11	AIN11	AI	模拟输入通道 AIN11
12	AIN10	AI	模拟输入通道 AIN10
13	AIN5	AI	模拟输入通道 AIN5
14	PA5/AIN19	I/O/AI	GPIO 口 PA5； 模拟输入通道 AIN19；
15	PA4/AIN18	I/O/AI	GPIO 口 PA4； 模拟输入通道 AIN18；
16	AIN3	AI	模拟输入通道 AIN3
17	PA11/SDA/RX	I/O	GPIO 口 PA11； I2C 数据口 SDA； UART 接收口
18	AIN2	AI	模拟输入通道 AIN2
19	PA1/ AIN1	AI/I/O	GPIO 口 PA1； 模拟输入通道 AIN1；
20	PA0/ AIN0	AI/I/O	GPIO 口 PA0； 模拟输入通道 AIN0；
21	PA7/ AIN4	AI/I/O	GPIO 口 PA7； 模拟输入通道 AIN4
22	PA2/TX	I/O	GPIO 口 PA2； UART 发送口
23	PA10/SCL/TX	I/O	GPIO 口 PA10； I2C 时钟口 SCL； UART 发送口
24	PA6	I/O	GPIO 口 PA6
25	PA3/RX	I/O	GPIO 口 PA3； UART 接收口
26	TESTEN	I	测试引脚， 必须接地，禁止浮空
27	RST	I	复位口，高电平有效，内带下拉电阻
28	PB1	I/O/AO	GPIO 口 PB1
29	SWDIO/ PB5/PWM/TIM0_CH	I/O	SWD 数据口 SWDIO； GPIO 口 PB5； TIM0 输出比较 PWM 口或输入捕获口
30	PB0/VS0	I/O/AO	GPIO 口 PB0； VS0 参考电压输出；
31	SWCLK/PB4/MCO	I/O	SWD 时钟口 SWCLK； GPIO 口 PB4； 时钟输出口
32	LDO_CAP	AO	LDO 电容引脚，接 2.2uF 电容

注：PBn/PAn 口均可配置做外部中断输入。

3. 电气特性

3.1. 说明

3.1.1. 参数条件

若无其他特殊说明，所有电压均以 VDD 为基准。

若无其他特殊说明，电气特性数据由设计保证，批量数据经过特性分析保证，未经出厂测试。

3.1.2. 最大值和最小值

除非特殊说明，所有指标参数均通过出厂测试保证。对于出厂测试的指标，测试环境温度固定为 $T_A = 25\text{ }^\circ\text{C}$ 。

除非特殊说明，所有指标参数均进行特性分析（即多样本测试）。最小值和最大值是通过满足测试条件工作范围的样本测试后，取其平均值再加上或减去三倍的标准差（平均值 $\pm 3\sigma$ ）得到。

3.1.3. 典型值

除非特别说明，典型数据都基于 $T_A = 25\text{ }^\circ\text{C}$ ， $V_{DD} = 3.3\text{ V}$ 。它们未经测试，仅供设计参考。

典型的 ADC 精度值是通过对一个标准扩散批次采样，在整个温度范围内执行特性分析确定的，其中 95% 的器件的误差小于或等于指定的值（平均值 $\pm 2\sigma$ ）。

3.2. 绝对值

如果加在器件上的电压、电流或温度超过下表定义极限值，则可能导致器件永久损坏。这些值表示的是额定应力，长时间工作在极限条件下，可能影响器件的可靠性。

表 2 电压、温度以及电流特性

符号	模块指标	测试条件	最小	典型	最大	单位
VDD	VDD 和 GND 之间的电压差	-	-0.3	-	6	V
VIN	引脚输入和 GND 之间的电压差	-	GND-0.3	-	VDD+0.3	V
T _A	环境工作温度	-	-40	-	85	°C
T _J	结温	-	-40	-	105	°C
T _{ST}	存储温度	-	-40	-	150	°C
I _{VDD}	VDD 最大流入电流	-	-	-	120	mA
I _{GND}	GND 最大流出电流	-	-	-	120	mA
I _{IO}	单一管脚最大灌电流	-	-	-	35	mA
	单一管脚最大流出电流	-	-	-	35	mA
	所有管脚最大灌电流总和	-	-	-	100	mA
	所有管脚最大输出电流总和	-	-	-	100	mA

3.3. 通用工作条件

工作环境特性定义器件通用工作条件。若无特殊说明，其他各特性均以下表定义的典型值作为测试条件。

表 3 通用工作条件特性

符号	模块指标	测试条件	最小	典型	最大	单位
----	------	------	----	----	----	----

VDD ₁	工作电压	-40 °C ~+85 °C, up to 24MHz	2	3.3	5.5	V
VDD ₂	AFE 工作	-40 °C ~+85 °C	2.4	3.3	5.5	V
T _A	环境工作温度	2V≤VDD≤5.5V	-40	25	85	°C
GND	地	-	-0.3	0	0.3	V

3.4. ESD 特性

表 4 ESD 特性

符号	描述	性能	单位
ESD-HBM	ESD 放电人体模型, 基于 JESD22-A114 温度=25±5°C 相对湿度: 55%±10%(RH)	±4000	V
ESD-MM	ESD 放电机器模型, 基于 JESD22-A115 温度 =25±5°C 相对湿度: 55%±10%(RH)	±400	V
ESD-CDM	ESD 器件放电模型, 基于 JESD22-C101 温度 =25±5°C 相对湿度: 55%±10%(RH)	±1000	V
LATCHUP	ESD 放电机器模型, 基于 JESD78 温度 =25±5°C 相对湿度: 55%±10%(RH)	±200	mA

3.5. IO 特性

除非测试条件或注释有特殊说明, 所有 IO 特性均在通用工作条件所列的全部条件下测试。

表 5 IO 特性

符号	模块指标	测试条件	最小	典型	最大	单位
I _{LK1}	PA 口输入漏电流		-	-	1	uA
I _{LK2}	PB 口输入漏电流	0<V _{IN} <VDD 输入模式	-	-	1	uA
V _{IL1}	PA、I2C 输入低电平	与 1.8V、VDD 通信档	-0.3	-	0.36	V
V _{IH1}	PA、I2C 输入高电平	与 1.8V、VDD 通信档	1.26	-	VDD+0.3	V
V _{IL2}	PB 输入低电平	与 VDD 通信档	-0.3	-	0.3*VDD	V
		与 1.8V 通信档	-0.3	-	0.36	V
V _{IH2}	PB 输入高电平	与 VDD 通信档	0.7*VDD	-	VDD+0.3	V
		与 1.8V 通信档	1.26	-	VDD+0.3	V
V _{IL3}	RST 输入低电平	2V≤VDD≤5.5V	-0.3	-	0.36	V
V _{IH3}	RST 输入高电平	2V≤VDD≤5.5V	0.96	-	VDD+0.3	V
I _{SR}	PB 的灌电流	VDD=3.3V, V _O =2.97V	-5	-	-	mA
I _{SK}	PA/PB 的拉电流	VDD=3.3V, V _O =0.33V	4	-	-	mA
f _{OUT_MAX}	PB 口输出频率	VDD=3.3V, CL=30pF, T _f /T _f ≤15nS, 40%≤DutyCycle≤60%	-	-	10	MHz

f_{IN_MAX}	PA 和 PB 口输入频率	VDD=3.3V	-	-	10	MHz
$R_{pull\downarrow}$	RST 下拉电阻	VDD=3.3V	35	50	65	K Ω

3.6. 时钟特性

3.6.1. HIRC24

除非测试条件或注释有特殊说明，所有 HIRC24 特性均在通用工作条件所列的全部条件下测试。

表 6 HIRC24 特性

符号	模块指标	测试条件	最小	典型	最大	单位
F_{HIRC24}	中心频率	$T_A=25^{\circ}C$, VDD =3.3V	-	24	-	MHz
TRIM	校准精度	$T_A=25^{\circ}C$, VDD =3.3V	-1	-	1	%
DuCy ⁽¹⁾	占空比	$T_A=-40\sim 85^{\circ}C$, VDD =2~5.5V	45	-	55	%
ACC _{24M} ⁽²⁾	频率温度特性	$T_A=-40\sim 85^{\circ}C$, VDD =2~5.5V	-3	-	3	%
$T_{su}^{(1)}$	起振时间	$T_A=-40\sim 85^{\circ}C$, VDD =2~5.5V	-	-	4	μs

3.6.2. LIRC2K

除非测试条件或注释有特殊说明，所有 LIRC2K 特性均在通用工作条件所列的全部条件下测试。

表 7 HIRC2K 特性

符号	模块指标	测试条件	最小	典型	最大	单位
F_{LIRC}	中心频率	$T_A=25^{\circ}C$, VDD =3.3V	-	2	-	KHz
TRIM	校准精度	$T_A=25^{\circ}C$, VDD =3.3V	-3	-	3	%
DuCy ⁽¹⁾	占空比	$T_A=-40\sim 85^{\circ}C$, VDD =2~5.5V	40	-	60	%
ACC ⁽¹⁾	频率温度特性	$T_A=-40\sim 85^{\circ}C$, VDD =2~5.5V	-10	-	10	%
$T_{su}^{(1)}$	起振时间	$T_A=-40\sim 85^{\circ}C$, VDD =2~5.5V	-	-	2	ms

3.7. I2C 时序特性

I2C 时序特性见下图。

图 3 I2C 时序特性

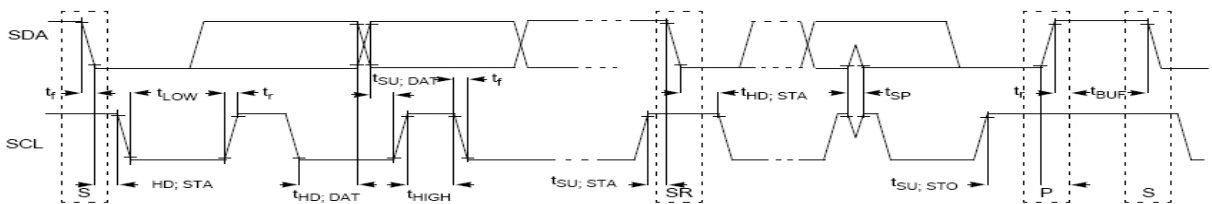


表 8 I2C 时序特性

符号	模块指标	测试条件	最小	典型	最大	单位
VDD	工作电压	标准模式	1.8	-	5.5	V
FSCL	SCL 时钟频率	标准模式	0	-	100	KHz
THD;STA	START 条件的保持时间	标准模式	4	-	-	μs
TLOW	SCL 的低电平脉宽	标准模式	4.7	-	-	μs

THIGH	SCL 的高电平脉宽	标准模式	4	-	-	μs
TSU;STA	重复 START 信号的建立时间	标准模式	4.7	-	-	μs
THD;DAT	I2C 总线设备的数据保持时间	标准模式	0	-	3.45	μs
TSU;DAT	数据建立时间	标准模式	250	-	-	ns
Tr	SCL 和 SDA 信号的上升时间	标准模式	-	-	1000	ns
Tf	SCL 和 SDA 信号的下降时间	标准模式	-	-	300	ns
TSU;STO	STOP 条件的建立时间	标准模式	4	-	-	μs
TBUF	在 STOP 和 START 条件之间的总线空闲时间	标准模式	4.7	-	-	μs
VDD	工作电压	快速模式	1.8	-	5.5	V
F_SCL	SCL 时钟频率	快速模式	0	-	400	KHz
THD;STA	START 条件的保持时间	快速模式	0.6	-	-	μs
TLOW	SCL 的低电平脉宽	快速模式	1.3	-	-	μs
THIGH	SCL 的高电平脉宽	快速模式	0.6	-	-	μs
TSU;STA	重复 START 信号的建立时间	快速模式	0.6	-	-	μs
THD;DAT	I2C 总线设备的数据保持时间	快速模式	0	-	0.9	μs
TSU;DAT	数据建立时间	快速模式	100	-	-	ns
Tr	SCL 和 SDA 信号的上升时间	快速模式	20+0.1Cb	-	300	ns
Tf	SCL 和 SDA 信号的下降时间	快速模式	20+0.1Cb	-	300	ns
TSU;STO	STOP 条件的建立时间	快速模式	0.6	-	-	μs
TBUF	在 STOP 和 START 条件之间的总线空闲时间	快速模式	1.3	-	-	μs
TSP	可以被输入滤波滤掉的毛刺脉宽	-	0	-	50	ns
TPW	不能被输入滤波滤掉的毛刺脉宽	-	320	-	-	ns

1. 为 I2C 总线上拉电阻的电压，不一定要等于芯片电压，如芯片电源电压为 5V，I2C 总线上拉电阻电压可为 1.8V。
2. Cb 为一条总线上所有的电容值，单位为 pF。

3.8. 功耗特性

器件系统功耗受多个因素影响，其中包括工作电压、环境温度、I/O 负载、程序运行位置、工作频率以及外设工作模式等。

本节给出功耗数据，主要根据典型应用场景的参考代码进行测量。除非特殊说明，MCU 处于如下工作条件：

- 所有 I/O 均处于默认输入模式
- 除非特殊说明，所有外设处于禁止状态
- 如果外设时钟，其时钟配置为与系统时钟一致

下表给出的数据均在 $T_A=25^\circ\text{C}$ 的工作条件下测试给出。

表 9 系统功耗特性表

符号	模块指标	测试条件	最小	典型	最大	单位
----	------	------	----	----	----	----

I_{24M_Flash}	Flash 运行模式下的工作电流@SYSCLK= 24MHz,	VDD=3.3V, 所有数字模块使能		5.6		mA
I_{sleep_3}	Sleep 模式下待机电流	VDD=3.3V, 只关内核时钟;	800	930	1200	uA
$I_{deepsleep1_3}$	Deepsleep1 模式下待机电流	VDD=3.3V, 外设关闭, ADC 时钟开启	250	320	400	uA
		VDD=3.3V, 外设关闭, ADC 时钟关闭, TIM1/IWDG_S 开启	25	32	40	uA
$I_{deepsleep2_3}$	Deepsleep2 模式下待机电流	VDD=3.3V, 外设关闭, TIM1/IWDG_S 开启	3	4	5	uA

3.9. 复位特性

表 10 上电复位特性

符号	模块指标	测试条件	最小	典型	最大	单位
T_{supply_rise}	VDD supply rise rate	-	0	-	-	uS/V
T_{supply_fall}	VDD supply fall rate	-	20	-	-	uS/V
V_{POR}	Supply VDD power on reset threshold	-	1.84	1.92	2	V
V_{PDR}	Supply VDD power down reset threshold	-	1.8	1.88	1.96	V
T_{reset_VDD}	Reset temporization, VVDD-range \leq 5.5V	-	-	4.2	10	mS
	Reset temporization, VVDD-range \leq 3.6V	-	-	4.2	7.5	mS
T_{reset_core}	Reset in core dormant	-	5	10	39	mS
T_{reset_delay}	Minimum reset pulse width of RST	-	10	-	-	μ s
T_{reset_filter}	Filtering maximum reset pulse width of RST	-	-	-	0.2	μ s

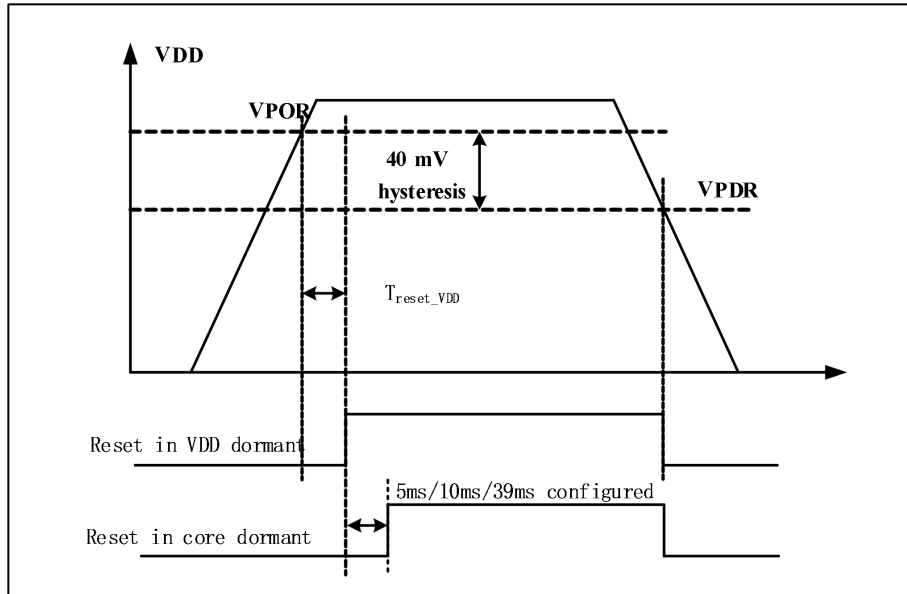


图 4 上电复位时序图

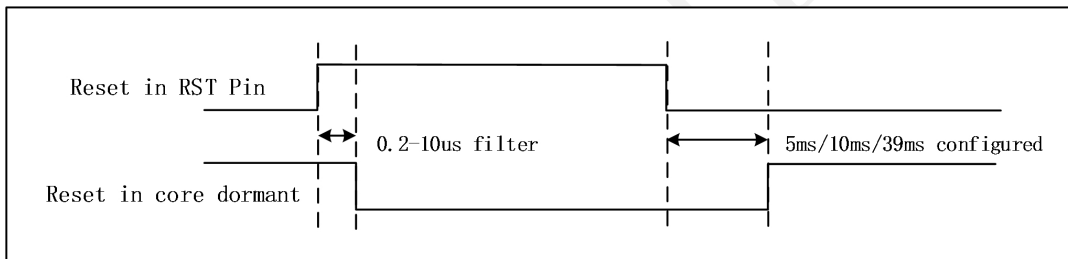


图 5 RST 复位时序图

上电复位和 RST 复位独立，无先后时序要求，任一复位产生时，芯片均处于复位状态。

3.10. 低功耗模式唤醒特性

各低功耗唤醒时间定义为事件产生到唤醒后第一条用户指令执行的延迟。各低功耗模式进入与唤醒触发条件详见 PMU 功能特性描述。

表 11 低功耗模式唤醒时序特性

符号	模块指标	测试条件	最小	典型	最大	单位
$T_{wk-sleep}$	sleep 模式唤醒时间	VDD=3.3V, 25°C		$5 * T_{SYSCLK}$		uS
$T_{wk-deepsleep1}$	deepsleep1 模式唤醒时间	VDD=3.3V, 25°C		18	20	uS
$T_{wk-deepsleep2}$	deepsleep2 模式唤醒时间	VDD=3.3V, 25°C		21	24	uS

3.11. AFE 特性

除非特别说明，则典型工作环境为：VDD=3.3V，TA=25°C。

3.11.1.SAR ADC 特性

表 12 SAR ADC 特性

符号	模块指标	测试条件	最小	典型	最大	单位
V _{ref}	参考电压	-	2.0、2.2、2.6、2.8			V
V _{cmi}	共模输入电压	关闭前置 PGA，差分输入	0.25*Vref	-	0.75*Vref	V
V _{in}	输入信号电压范围	-	0	-	Vref	V
THD	总谐波失真	1kHz 信号	72	-	-	dB
R _{sensor}	外部传感器输出阻抗范围	关闭前置 PGA	-	5	40	kΩ
f _s	采样率	-40~85 °C	-	0.25	0.375 ⁽¹⁾	MS/s
f _{ADC}	ADC 时钟频率	-	-	12	-	MHz
t _{cal}	校准时间	-	148			1/ fADC
DNL	微分非线性	-40~85 °C	-2.5	-	2.5	LSB
INL	积分非线性	-40~85 °C	-3	-	3	LSB
E ₀	偏移误差	-40~85 °C	-5	-	5	LSB
E _G	增益误差	-40~85 °C	-3.5	-	3.5	LSB
RAIN	外部输出阻抗 R 最大值	fADC=12MHz, Ts=17cycle,	-	-	1.5	kΩ
	外部输出阻抗 R 最大值	fADC=12MHz, Ts=33cycle,	-	-	3	kΩ
	外部输出阻抗 R 最大值	fADC=12MHz, Ts=65cycle,	-	-	6	kΩ
	外部输出阻抗 R 最大值	fADC=12MHz, Ts=129cycle,	-	-	12	kΩ
	外部输出阻抗 R 最大值	fADC=12MHz, Ts=257cycle,	-	-	33	kΩ
	外部输出阻抗 R 最大值	fADC=12MHz, Ts=513cycle,	-	-	77	kΩ
	外部输出阻抗 R 最大值	fADC=12MHz, Ts=1025cycle,	-	-	120	kΩ
	外部输出阻抗 R 最大值	fADC=12MHz, Ts=2049cycle,	-	-	163	kΩ

1. 设计支持最快速率，精度会下降。

表 13 ADC 采样周期数配置表

使用场景	AFE 配置	Ts 配置
外部模拟输入测量 1	PGA 正常使用	33
外部模拟输入测量 2	PGA Bypass	自选
内部温度传感器测量	PGA Bypass	256
ADC 自校正	打开 VS, 配置 CAL_EN=1 即可	-

3.11.2.VS 特性

除非特殊说明, 所有指标均在通过工作条件下所列的全部条件下测试。

表 14 LDO 特性

符号	模块指标	测试条件	最小	典型	最大	单位
AV_{DD}	VS 工作电压	-	2.4	3.3	5.5	V
T_A	工作温度	-	-40	25	85	°C
V_{VS}	参考电压输出电压	VDD=3.3V, VS_VSEL[1:0]=00, TA=25°C, 空载	1.98	2	2.02	V
V_{VS}	参考电压输出电压	VD=3.3V, VS_VSEL[1:0]=01, TA=25°C, 空载	2.18	2.2	2.22	V
V_{VS}	参考电压输出电压	VDD=3.3V, VS_VSEL[1:0]=10, TA=25°C, 空载	2.58	2.6	2.62	V
V_{VS}	参考电压输出电压	VDD=3.3V, VS_VSEL[1:0]=11, TA=25°C, 空载	2.78	2.8	2.82	V
C_{VS}	VS_CAP 引脚稳压电容	RESR \leq 1 Ω	-	1	-	μ F
I_{VS}	参考电压驱动能力	VDD=3.3V	15	-	-	mA

3.11.3.PGA 特性

该特性包括了 AFE 的输入通道选择模块的相关特性，即将 INPUTMUX 和 PGA 组合成一个 DUT 进行测试。

PGA 特性（典型工作环境：VDD=3.3V, T_A=25℃）

表 15 PGA 特性

符号	模块指标	测试条件	最小	典型	最大	单位
V _{cmi}	共模输入电压范围	PGA 开启	0.6	-	min (VDD-1.1, VS+0.3)	V
V _{diff}	差分输入电压范围	PGA 开启	(-VS+0.3)/GAIN	-	(VS-0.3)/GAIN	V
ISO _{ch-ch}	通道隔离度	共模电压为 VS/2	-	-90	-	dB
R _{IN}	输入阻抗	PGA 开启	-	1	-	GΩ
CMRR	共模抑制比	PGA 开启	-	-80	-	dB
PSRR	电源抑制比	PGA 开启	-	-40	-	dB
V _{os}	输入失调电压	PGA 开启	-	±5	-	mV
GAIN _{ERR}	增益误差	PGA 开启	-	±2	±8	% FS
	增益温漂	PGA 开启	-	±3	±60	ppm/°C

3.11.4. 温度传感器特性

表 16 温度传感器特性

符号	模块指标	测试条件	最小	典型	最大	单位
L _{temp}	线性度	VDD=3.3V, -40~85℃, VS=2.6V, 建立时间 80uS, TS=256*Tsar_clk	-	±1	±3.0	°C
S _{temp}	平均斜率	VDD=3.3V, -40~85℃, VS=2.6V, 建立时间 80uS, TS=256*Tsar_clk	4.6	4.78	5	mV/°C
V _{temp25}	25℃输出电压	VDD=3.3V, -40~85℃, VS=2.6V, 建立时间 80uS, TS=256*Tsar_clk	1.4	1.47	1.55	V
T _{start-temp}	启动时间	-	-	-	100	uS
T _{sample-temp}	读取温度时的 ADC 采样时间	-	20	-	-	uS
E _{RROR}	温度传感器检测精度	测试中 VS_CAP 到 VS0 开关断开	-	0.85	3.0	°C

4. 典型应用电路

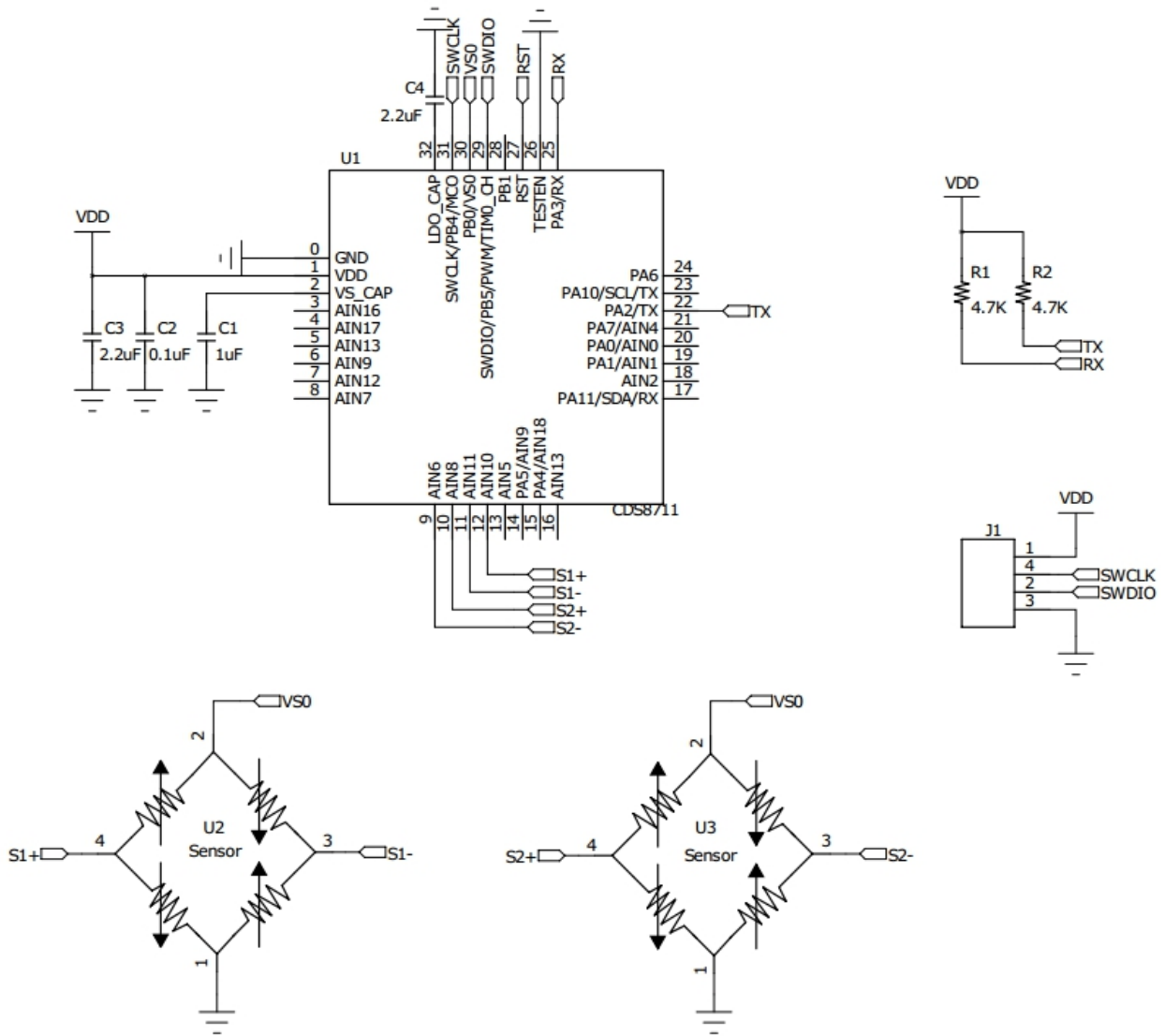


图6 典型应用电路

5. 封装信息

5.1. QFN32

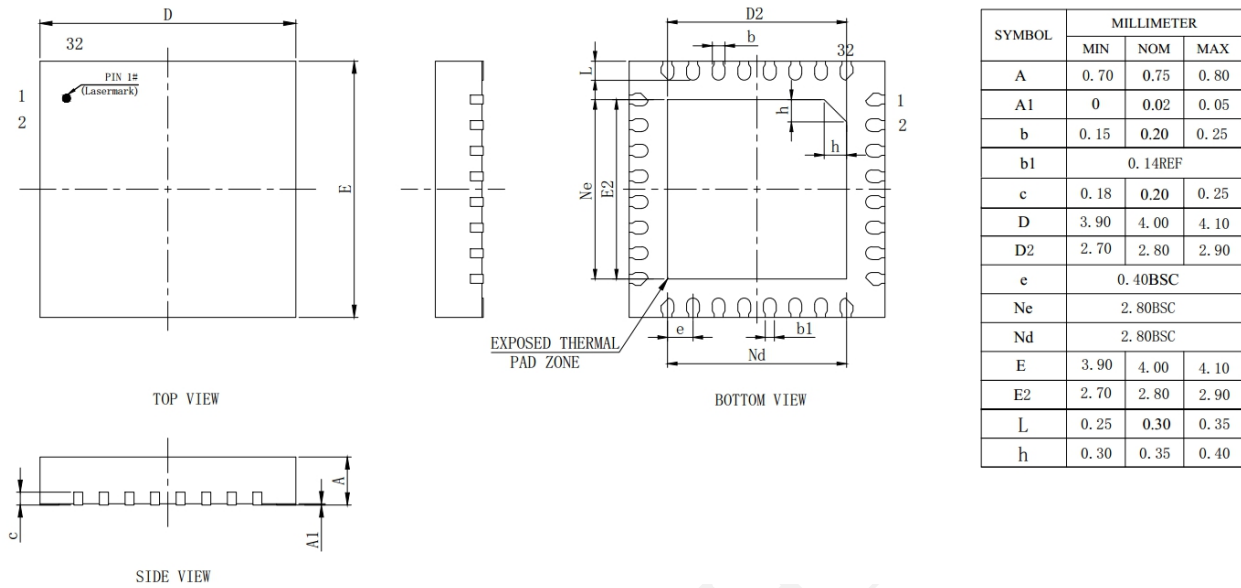


图 7 QFN32 封装框图

6. 订货信息

表 17 订货信息

产品型号	湿敏等级	引脚数	存储空间	包装类型	封装类型	环境工作温度
CDS8711-QFN32	MSL3	32	64 KBytes	Tape & Reel	QFN32	-40°C~85°C

7. 勘误表

免责声明和版权公告

本档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，芯海科技不对信息的准确性、真实性做任何保证。

芯海科技不对本档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他芯海科技提案、规格书或样品在他处提到的任何保证。

芯海科技不对本档是否侵犯第三方权利做任何保证，也不对使用本档内信息导致的任何侵犯知识产权的行为负责。本档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2021 芯海科技（深圳）股份有限公司。保留所有权利。



芯海科技
CHIPSEA

股票代码:688595